

УДК 621.382.3

DOI: 10.24160/1993-6982-2018-5-48-57

Разработка базового элемента и топологий мощных высоковольтных преобразователей на его основе

П.А. Воронин, И.П. Воронин, Е.М. Духнич

Рассмотрены проблемы применения современных полупроводниковых ключей в высоковольтных схемах, используемых в электроприводе средних и высоких напряжений, электротехнологических установках и энергетике. Проанализированы способы применения тиристоров и IGBT в мощных высоковольтных преобразователях. Приведены основные недостатки методов выравнивания напряжений на компонентах последовательных сборок (стеков), состоящих из нескольких последовательно соединенных тиристоров или IGBT.

Предложена топология мощного полупроводникового ключа, обладающего минимальными статическими и динамическими потерями, регулируемые за счет конструктивных и технологических параметров его высоковольтного компонента. Показаны методы автоматического выравнивания напряжений на компонентах базового элемента. Рассмотрены проблемы вывода заряда из структуры тиристора с электростатическим управлением (ТЭУ) через его затвор в процессе выключения при использовании базового элемента в ключах верхнего уровня. Дана топология базового элемента, обеспечивающая замыкание цепи вывода заряда из ТЭУ. Описана возможность применения базового элемента в стандартных преобразовательных схемах, приведены принципиальные электрические схемы его использования в двух- и трехуровневых топологиях преобразователей. Показаны преимущества использования базового элемента в данных схемах. Предложен метод дальнейшего повышения максимально допустимого напряжения силового ключа, заключающийся в формировании стека на основе предложенного базового элемента.

Ключевые слова: силовой полупроводниковый ключ, одно- и двухоперационный тиристоры, тиристор с электростатическим управлением (ТЭУ), последовательная сборка (стек), выравнивание напряжений, статические и динамические потери, симметричная схема фиксации, полумостовой преобразователь, трехуровневый преобразователь.

Для цитирования: Воронин П.А., Воронин И.П., Духнич Е.М. Разработка базового элемента и топологий мощных высоковольтных преобразователей на его основе // Вестник МЭИ. 2018. № 5. С. 48—57. DOI: 10.24160/1993-6982-2018-5-48-57.

Development of a Base Element and Its Use in Topologies of High-Voltage Power Converters

P.A. Voronin, I.P. Voronin, E.M. Dukhnich

Problems encountered in applying modern semiconductor switches for the high-voltage circuit arrangements used in medium- and high-voltage electric drives, electrical processing installations, and power engineering are discussed. The methods of using thyristors and IGBTs in high-power high-voltage converters are analyzed. The main drawbacks of the methods used for balancing the voltages across the components of assemblies (stacks) consisting of several series-connected thyristors or IGBTs are pointed out.

A power semiconductor switch topology minimizing the static and dynamic losses in the switch regulated owing to the structural and technological parameters of the switch high-voltage component is proposed. Methods for automatically balancing the voltages across the base element components are shown. The problems concerned with removing the charge from the field controlled thyristor's (FCT) structure through its gate during its turning off when using the base element in the upper-level switches are considered. The base element topology ensuring the charge removal path from the FCT is proposed.

The possibility of applying the base element in standard converter circuits is described. The schematic diagrams of using the base element in two- and three-level converter topologies are given. The advantages of using the base element in these schemes are shown. A method for further increasing the power switch maximum permissible voltage by forming a stack based on the proposed base element is suggested.

Key words: power semiconductor switch, silicon-controlled rectifier, gate turn-off thyristor, field-controlled thyristor (FCT), series assembly (stack), voltage balancing, static and dynamic losses, symmetric fixing scheme, half-bridge converter, three-level converter.

For citation: Voronin P.A., Voronin I.P., Dukhnich E.M. Development of a Base Element and Its Use in Topologies of High-Voltage Power Converters. MPEI Vestnik. 2018;5:48—57. (in Russian). DOI: 10.24160/1993-6982-2018-5-48-57.

Введение

В настоящее время существует проблема выбора высоковольтных полупроводниковых ключей для мощных преобразовательных устройств, в которых значения напряжений составляют десятки и сотни киловольт, а токи в силовых приборах достигают сотен и тысяч ампер. Подобные преобразователи используются в электроэнергетике, сварочном оборудовании и электроприводе высокого и среднего напряжения [1, 2].

В данных устройствах в качестве силовых полупроводниковых ключей применяются одно- и двухоперационные (запираемые) тиристоры и IGBT. Однако работа этих приборов в качестве одиночных силовых ключей ограничена значениями их максимально допустимых напряжений: 6,5 кВ для IGBT и запираемых тиристоров и 12кВ для однооперационных тиристоров [3]. Ввиду того, что однооперационные тиристоры являются не полностью управляемыми приборами, а динамика переключения запираемых тиристоров определяется внутренними процессами регенерации и не регулируется по цепи управления, то у преобразователей на их основе снижена надежность [4]. По этой причине берутся полностью управляемые ключи, к которым относятся биполярные и полевые транзисторы и тиристоры с электростатическим управлением (ТЭУ). Максимальное значение выходного напряжения преобразователей, использующих запираемые тиристоры и IGBT, составляет от 3 до 4 кВ, что недостаточно не только для нужд высоковольтной энергетики, но и даже для электропривода средних напряжений (6 и 10 кВ) [5, 6].

Один из методов повышения уровня напряжения на выходе преобразователей — применение последовательных сборок (стеков) из нескольких ключей [7, 8]. Для обеспечения надежного выравнивания напряжений на элементах стека, построенного на тиристорах, используются пассивные цепи (снабберы). Однако их расчет достаточно нетривиальная задача и требует учета технологического разброса по зарядам обратного восстановления каждого тиристора стойки [9]. Кроме того, постановка снабберов значительно увеличивает массогабаритные показатели и снижает коэффициент полезного действия (КПД) преобразователя. Для выравнивания напряжений на элементах последовательной сборки из нескольких IGBT используется метод активного управления стойкой, который существенно усложняет систему управления преобразователем [10].

Следует упомянуть, что современные высоковольтные полупроводниковые ключи имеют или высокие динамические (тиристоры), или высокие статические потери (IGBT). Последние обусловлены высокими значениями падений напряжений на находящихся в проводящем состоянии IGBT, достигающими 3,5...4,5 В для 6,5 кВ приборов (по сравнению с 1,5...2 В для тиристоров того же класса напряжения) [11, 12].

Для решения проблемы обеспечения преобразователей средних и высоких напряжений мощными высоковольтными ключами была поставлена задача разработать топологию силовых ключей, имеющих возможность наращивать максимально допустимое напряжение за счет применения последовательных сборок на основе базовых элементов, обладающих низкими статическими и динамическими потерями и обеспечивающих равномерное распределение напряжений на элементах сборки без значительного усложнения системы управления и ухудшения ее массогабаритных показателей.

Мощный составной ключ (каскод)

Мощный составной ключ с полевым управлением (рис. 1) состоит из двух МОП-транзисторов и тиристора с электростатическим управлением (ТЭУ). Его топология разработана авторами в рамках Федеральной целевой программы «Национальная технологическая база». Опытная партия силовых модулей (М2ТКС) на составных ключах изготовлена на максимальное напряжение 1200 В и токи до 100 А [13]. Данный ключ сочетает в себе преимущества биполярного типа проводимости и полевого управления, что позволяет снизить его суммарные статические и динамические потери на 20...30% по сравнению с аналогами [11].

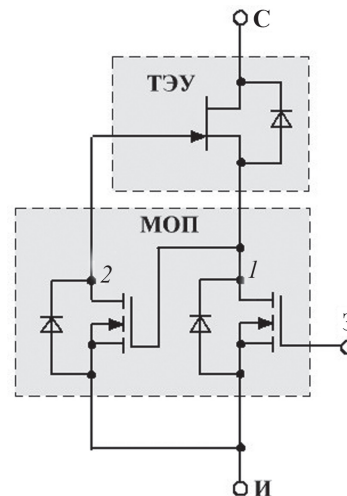


Рис. 1. Схема мощного составного ключа:
С — сток; 3 — затвор; И — исток; 1, 2 — МОП-транзисторы

Принцип каскодного управления позволяет создать топологию нормально закрытого силового ключа с сохранением преимуществ принципа электростатического управления в ТЭУ [9, 14]. Фиксация затвора ТЭУ с помощью МОП-2 при выключении позволяет обеспечить независимость блокирующих свойств мощного составного ключа от электрических параметров схемы [11].

Выбор топологии базового элемента мощного высоковольтного ключа

Для повышения максимально допустимого напряжения в закрытом состоянии предлагается использо-

вать последовательное соединение нескольких ТЭУ при соблюдении принципа каскадного управления. Для удвоения максимального напряжения необходимо последовательно соединить два ТЭУ $VT1$ и $VT2$ и одну управляющую сборку МОП-транзисторов $VT3$ и $VT4$ (рис. 2).

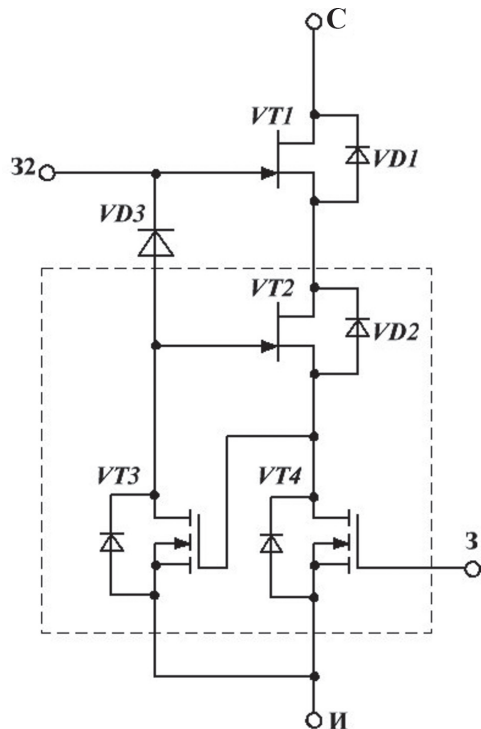


Рис. 2. Базовый элемент мощного высоковольтного устройства

Одна из топологий базового элемента мощного высоковольтного ключа, изображенная на рис. 2, выглядит как последовательное соединение мощного составного ключа (пунктир) с ТЭУ $VT1$, затвор которого через дополнительный силовой вывод 32 подключается к схеме фиксации. В схеме на рис. 2 сборка двух МОП-транзисторов $VT3$ и $VT4$ является управляющим элементом для ТЭУ $VT2$, который, в свою очередь, обеспечивает каскадное управление вторым ТЭУ $VT1$ при фиксации его затвора [13].

Однако полярность подключения разрядного диода $VD3$ не позволяет использовать данную топологию в преобразователях в качестве ключа верхнего уровня ввиду отсутствия пути для вывода заряда из структуры верхнего ТЭУ $VT1$.

Для решения данной проблемы предложена новая топология базового элемента, отличающаяся тем, что вместо разрядного диода $VD3$ используется конденсатор $C3$, а затвор МОП-транзистора $VT3$ подключается к затвору нижнего ТЭУ $VT2$. Схема с использованием данного базового элемента в качестве ключа верхнего уровня показана на рис. 3.

В схеме на рис. 3 нагрузка представлена источником тока I_n , поскольку в большинстве случаев она носит преимущественно индуктивный характер. Диод

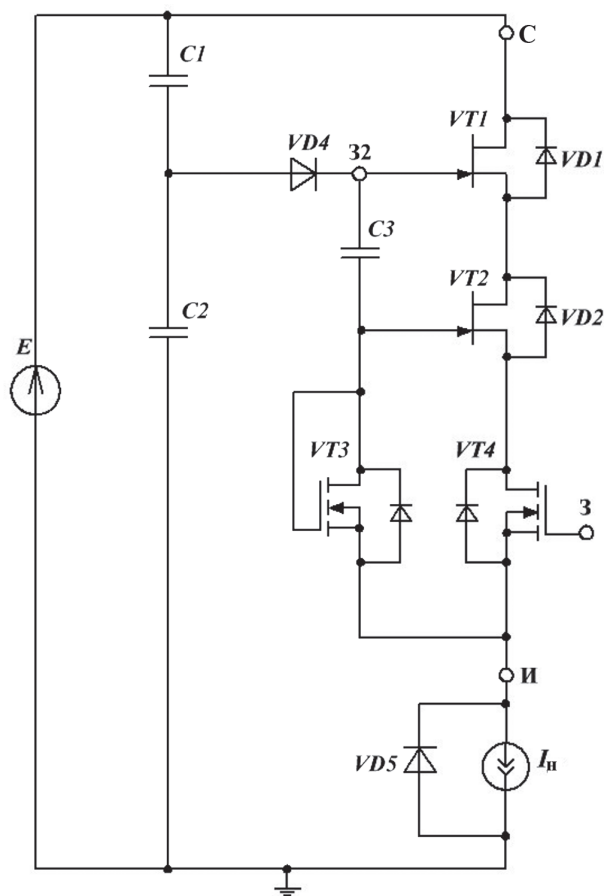


Рис. 3. Базовый элемент мощного высоковольтного ключа в качестве ключа верхнего уровня

$VD5$ выполняет роль противофазного элемента в схеме полумостового преобразователя с индуктивной нагрузкой непрерывного тока.

Благодаря замене разрядного диода на форсирующий конденсатор предлагаемая топология базового элемента становится универсальной и может использоваться в ключах и верхнего, и нижнего уровней. Конденсатор $C3$ и входная емкость МОП-транзистора $VT3$ осуществляют форсированный разряд входных емкостей верхнего $VT1$ и нижнего $VT2$ ТЭУ, что особенно важно при повышенных значениях напряжений и токов преобразователя.

Рассматриваемый базовый элемент является асимметричным ключом и обеспечивает пропускание тока и регулирование напряжения на нагрузке при наличии отпирающего импульса на затворе 3 и положительном потенциале на стоке С относительно истока И, т. е. при $U_{си} > 0$.

Принцип работы базового элемента мощного высоковольтного ключа

Базовый элемент, изображенный на рис. 3, функционирует следующим образом. Для его включения необходимо подать в цепь затвор–исток силового МОП-

транзистора *VT4* положительный импульс напряжения (для кремниевых МОП-транзисторов $U_{GS} = 12...15$ В), обеспечивающий заряд его входной емкости C_{GS4} , при этом второй МОП-транзистор *VT3* заперт.

При достижении напряжением U_{GS} порогового значения V_{th} МОП-транзистор *VT4* открывается. Затем через его канал происходит форсированный разряд входной емкости C_{GS2} нижнего ТЭУ *VT2* за счет энергии, накопленной во входной емкости транзистора *VT3*. При уменьшении напряжения на C_{GS2} до напряжения отсечки V_0 ($V_0 < 0$) *VT2* открывается.

Через транзистор *VT4*, антипараллельный диод транзистора *VT3*, ТЭУ *VT2* и форсирующий конденсатор *C3* происходит разряд входной емкости C_{GS1} верхнего ТЭУ *VT1*. При уменьшении напряжения на C_{GS1} до напряжения отсечки V_0 *VT1* открывается. Поскольку конденсатор *C3* был предварительно заряжен до $E/2$, то перезаряд входной емкости верхнего ТЭУ происходит в форсированном режиме.

Включение обоих ТЭУ в форсированном режиме повышает скорость включения базового элемента и способствует снижению мощности динамических потерь, а после полного разряда входных емкостей C_{GS1} и C_{GS2} остаточные энергии конденсатора *C3* и входной емкости МОП-транзистора *VT3* обеспечивают дополнительную модуляцию сопротивлений дрейфовых областей *VT1* и *VT2* и, как следствие, дополнительное снижение статических потерь мощности. По окончании переходного процесса включения на базовом элементе установится прямое напряжение

$$U_{СИ} = U_{DS1(on)} + U_{DS2(on)} + I_H R_{DS4(on)},$$

где $U_{DS1(on)}$, $U_{DS2(on)}$ — напряжения на открытых ТЭУ *VT1* и *VT2*; $R_{DS4(on)}$ — сопротивление открытого канала силового МОП-транзистора *VT4*.

Для выключения базового элемента необходимо снять импульс напряжения с затвора МОП-транзистора *VT4*, установив тем самым $U_{GS} = 0$. При этом входная емкость силового МОП-транзистора C_{GS4} разряжается, после чего *VT4* запирается. Затем потенциал стока силового МОП-транзистора *VT4* начинает нарастать, что приводит к появлению отрицательного напряжения в цепи затвор–исток нижнего ТЭУ *VT2* (за счет находящегося в открытом состоянии *VT3*) и верхнего ТЭУ *VT1* (форсирующий конденсатор *C3* был разряжен до момента снятия импульса с затвора базового элемента). При этом вследствие большего влияния отрицательной обратной связи по току наиболее быстро нарастает входное напряжение U_{GS1} верхнего ТЭУ. В момент достижения им значения напряжения отсечки V_0 в цепи затвора возникает мощный импульс обратного тока, величина которого имеет порядок тока нагрузки, и *VT1* запирается.

Как только *VT1* запирается, ток нагрузки начинает заряжать форсирующий конденсатор *C3* через открытый МОП-транзистор *VT3* и фиксирующий диод *VD4*. После окончания переходного процесса заряда конденсатора *C3* потенциал затвора *VT1* фиксируется на уровне

$E/2$, что, в свою очередь, обеспечивает фиксацию напряжения между его стоком и истоком на уровне $E/2$:

$$U_{DS2} = E - E/2 = E/2.$$

Затем по аналогичной схеме происходит запираание транзистора *VT2* и напряжение на его силовых выводах также фиксируется на уровне

$$U_{DS2} = E/2.$$

Таким образом, напряжение источника питания E равномерно распределяется между двумя высоковольтными компонентами (*VT1* и *VT2*) базового элемента и устанавливается равным $E/2$. При этом напряжение сток–исток силового МОП-транзистора *VT4* фиксируется как

$$U_{DS4} = V_0.$$

Для обеспечения надежного выключения базового элемента необходимо не только перекрыть каналы для протекания тока в обоих ТЭУ и МОП-транзисторе, но и гарантировать вывод накопленного заряда из структур *VT1* и *VT2*. Для *VT2* данное условие выполняется автоматически за счет замыкания цепи вывода заряда через открытый МОП-транзистор *VT3*. Для *VT1* необходимо соблюсти требование, чтобы время заряда $t_{зар}$ форсирующего конденсатора *C3* было больше времени сброса остаточного тока Δt по цепи его затвора:

$$t_{зар} = C3(E/2 - 0)/I_H > \Delta t.$$

Данное условие обеспечивается выбором соответствующей величины емкости форсирующего конденсатора *C3*

$$C3 > 2I_H \Delta t / E.$$

Экспериментальное исследование переключения базового элемента на индуктивную нагрузку

Для подтверждения корректности предложенной аналитической модели функционирования базового элемента проведено экспериментальное исследование его переключения на индуктивную нагрузку 400 мкГн постоянного тока 100 А. Принципиальная электрическая схема соответствует схеме рис. 3. Эксперимент выполнен на базовом элементе с максимально допустимым напряжением 2,4 кВ при постоянном входном напряжении $E = 1500$ В. Результаты представлены на рис. 4, 5.

Быстрый фронт спада напряжения сток–исток базового элемента (кривая *I*, рис. 4) обеспечивается форсирующим конденсатором *C3* и входной емкостью МОП-транзистора *VT3*. Амплитуда «хвоста» тока соответствует амплитуде тока вывода накопленного заряда из затвора верхнего ТЭУ *VT1*.

Равномерность распределения напряжений между двумя высоковольтными компонентами (ТЭУ *VT1* и *VT2*) базового элемента подтверждается экспериментальными осциллограммами, показанными на рис. 5.

Согласно им сумма напряжений на двух ТЭУ составляет полное входное напряжение E , прикладываемое ко всему базовому элементу.

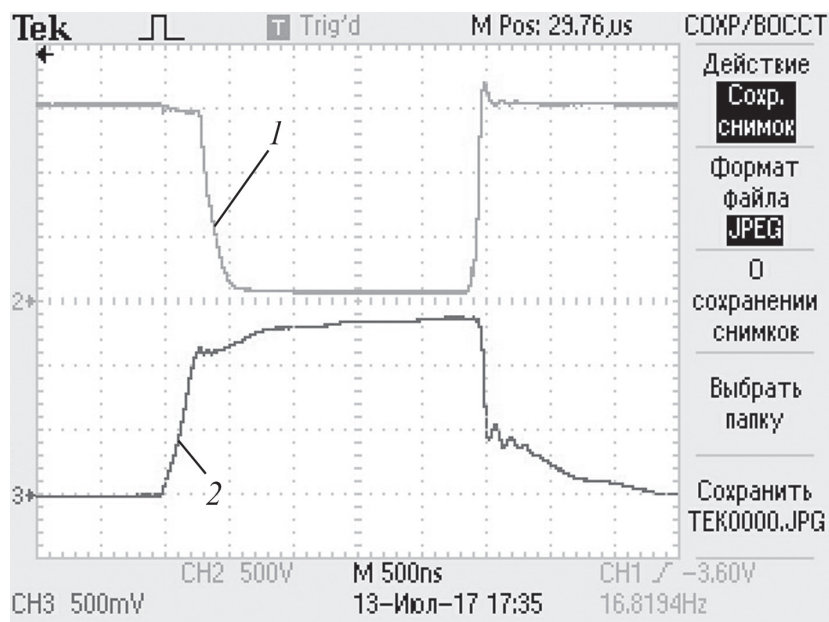


Рис. 4. Диаграммы напряжения сток–исток (1) и ток (2) базового элемента

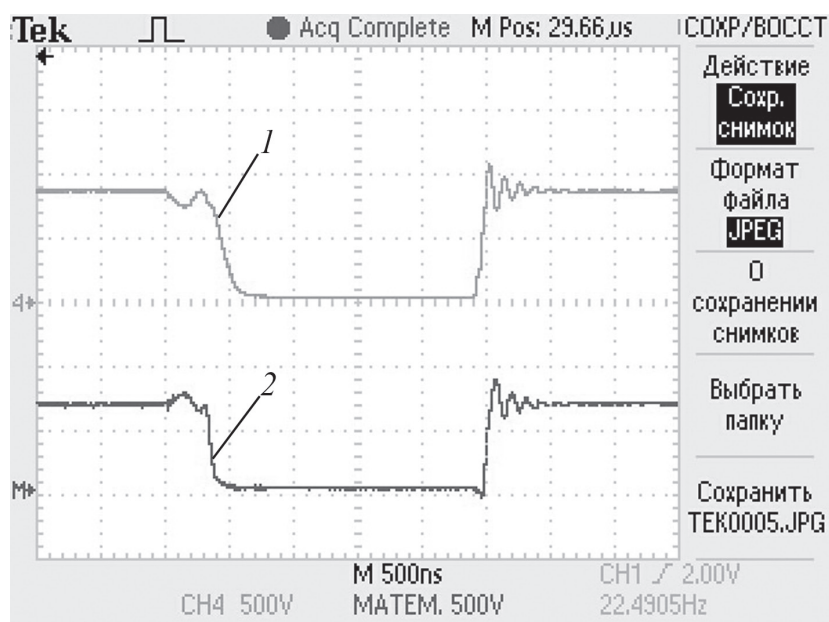


Рис. 5. Диаграммы напряжений на нижнем $VT2$ (1) и верхнем $VT1$ (2) ТЭУ базового элемента

Представленные на рис. 4, 5 осциллограммы подтверждают заявленные характеристики базового элемента, в частности его улучшенные динамические характеристики при переключении на индуктивную нагрузку постоянного тока и автоматическое выравнивание напряжения на его компонентах.

Применение базового элемента в преобразовательных схемах

Выбранная топология базового элемента может применяться в стандартных преобразовательных схемах как в одиночном исполнении (если при заданных

параметрах схемы возникающее на закрытом базовом элементе напряжение не превышает половины максимально допустимого напряжения базового элемента), так и в составе стека, состоящего из нескольких ТЭУ, последовательно соединенных со сборкой из двух МОП-транзисторов, с сохранением принципа каскодного управления. При этом затворы ТЭУ подключаются к диодной схеме фиксации. Примеры использования базовых элементов в полумостовых двух- и трехуровневых схемах показаны на рис. 6, 7.

На рис. 6 изображена двухуровневая полумостовая схема, где в качестве ключей верхнего и нижнего уров-

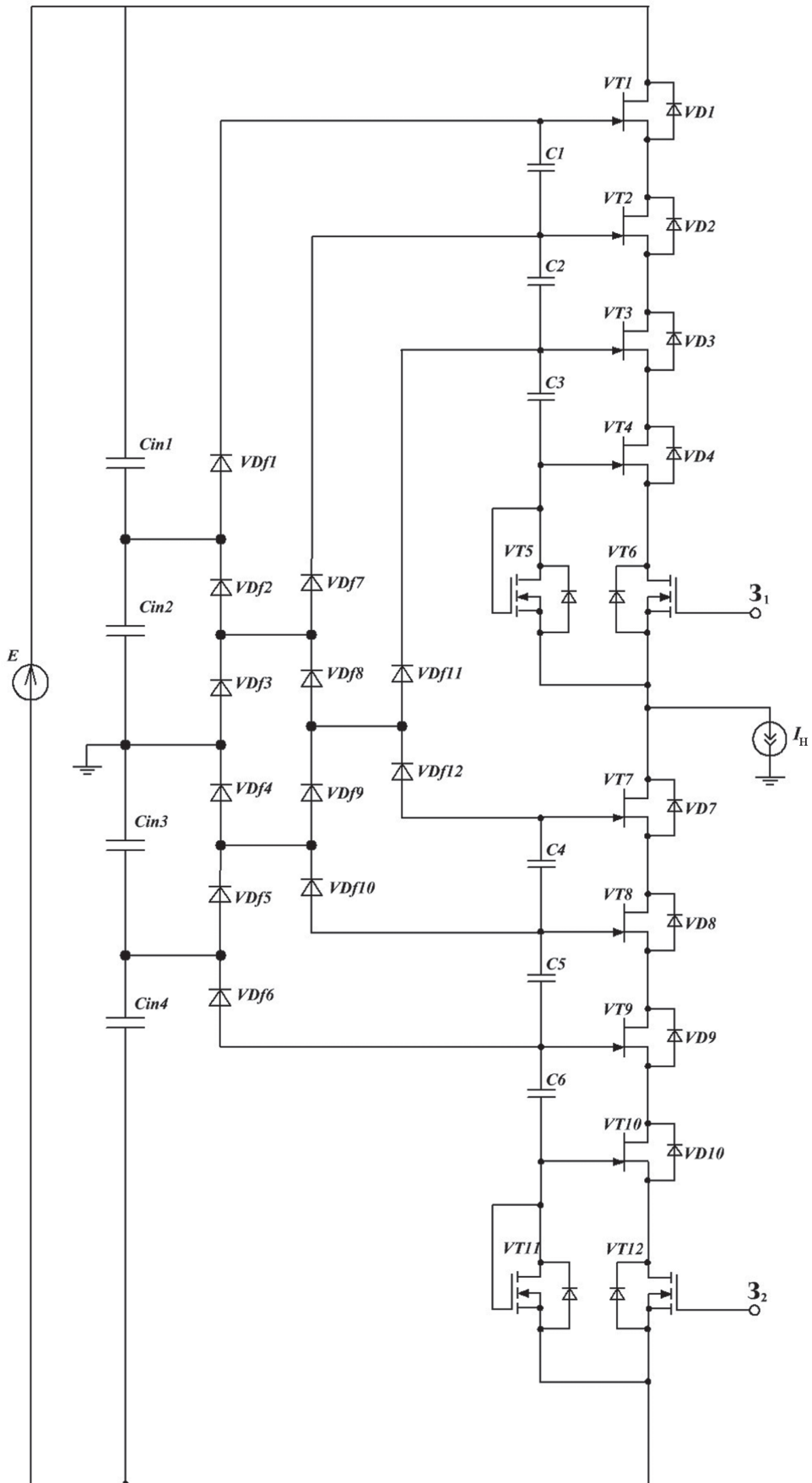


Рис. 6. Применение стеков на основе базовых элементов в двухуровневой полумостовой схеме

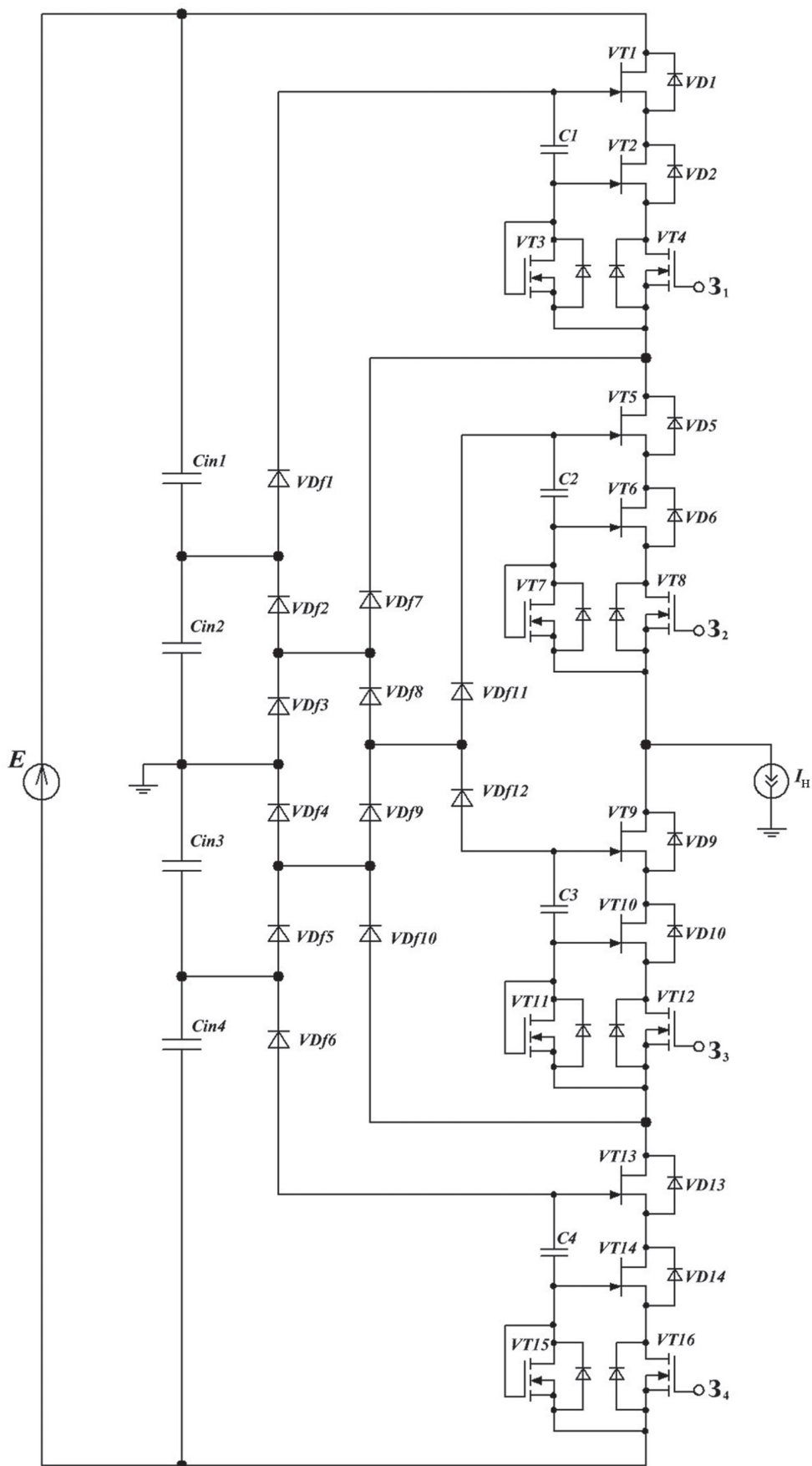


Рис. 7. Применение базовых элементов в трехуровневой полумостовой схеме

ня используются последовательные стойки из четырех ТЭУ и одной сборки из двух МОП-транзисторов. В основе каждой из этих стоек лежит базовый элемент выбранной топологии, а метод их построения соответствует принципу каскодного управления.

Для обеспечения выравнивания напряжений в всех высоковольтных компонентах схемы (ТЭУ и фиксирующих диодах) используется симметричная схема фиксации входных цепей (дополнительных силовых выводов) стеков. Ее топология соответствует известной схеме фиксации, выводы которой обычно подключаются к выходным цепям силовых ключей [15]. По сравнению с обычной стойкой из последовательно соединенных фиксирующих диодов, количество которых на один меньше количества ТЭУ в стойке, симметричная схема фиксации позволяет выровнять напряжения не только на ТЭУ, но и на всех диодах схемы фиксации [16]. Тогда к каждому базовому элементу в закрытом состоянии прикладывается полное напряжение питания E , а к каждому из фиксирующих диодов и ТЭУ — $E/4$. Напряжение в точке фазы (один из полюсов подключения нагрузки) может принимать одно из двух значений: E или 0 .

Используя ТЭУ, рассчитанные на напряжения 2,5 кВ, можно создать ключ на 10 кВ, топология которого соответствует приведенной на рис. 6. Тогда максимальное входное напряжение, при котором можно использовать подобные ключи в двухуровневой схеме, составляет:

$$E_{\max} = U_{\max} / k_{\text{зап}} = 5 \text{ кВ},$$

где $k_{\text{зап}}$ — коэффициент запаса по напряжению, $k_{\text{зап}} = 2$.

Для повышения качества выходного двухуровневого напряжения могут применяться фильтры, которые неизбежно ведут к повышению массогабаритных показателей и стоимости всего изделия. Поэтому в качестве альтернативы следует использовать одно из схемотехнических решений — многоуровневые топологии [17 — 20].

В трехуровневой полумостовой схеме, изображенной на рис. 7, обеспечивается фиксация не только входных (цепей дополнительных силовых выводов), но и выходных цепей базовых элементов. Данная схема обеспечивает выравнивание напряжений не только на высоковольтных компонентах базовых элементов, но и на всех диодах схемы фиксации на уровне $E/4$.

Фиксация выходных цепей дает равномерное распределение входного постоянного напряжения между базовыми элементами на уровне $E/2$ [15]. Фиксация входных цепей приводит к выравниванию напряжений на каждом ТЭУ на уровне $E/4$.

Выходное напряжение в точке фазы трехуровневой схемы может принимать одно из трех значений: E , $E/2$ или 0 . Присутствие в кривой выходного напряжения трех уровней напряжения вместо двух, обеспечивает двухуровневой схемой, повышает качество вы-

ходного напряжения (коэффициент гармоник синусоидального напряжения снижается в 1,5...2 раза) [21]. Базовые элементы, рассчитанные на те же напряжения, что и в двухуровневой схеме, можно применить при том же максимальном входном напряжении

$$E_{\max} = (N-1) \frac{U_{\max}}{k_{\text{зап}}} = U_{\max} = 5 \text{ кВ},$$

где N — число уровней в схеме, $N = 3$.

Данные базовые элементы можно также применять и в других многоуровневых схемах. Однако, ввиду того, что в схемах с фиксированной нейтралью применяются топологии до пятого уровня, максимальное постоянное входное напряжение, при котором можно применить базовые элементы, составляет

$$E_{\max} = (N-1) \frac{U_{\max}}{k_{\text{зап}}} = 2U_{\max},$$

где N — число уровней выходного напряжения; U_{\max} — максимально допустимое напряжение базового элемента.

Так, для базового элемента с $U_{\max} = 5$ кВ (построенного из ТЭУ, рассчитанных на 2,5 кВ) максимальное входное напряжение составляет $E_{\max} = 10$ кВ. Для применения базовых элементов при большем входном постоянном напряжении E необходимо использовать полумостовые схемы, аналогичные изображенной на рис. 6, с большим количеством последовательно соединенных ТЭУ. При этом следует помнить, что с увеличением числа последовательно соединенных компонентов растет влияние отрицательной обратной связи по току, которое может сначала снизить скорость включения стека, а при определенном количестве ТЭУ привести и к невозможности его переключения. В таком случае уменьшить влияние отрицательной обратной связи можно либо за счет повышения напряжения отсечки ТЭУ, либо за счет уменьшения количества последовательно соединенных компонентов с повышением их максимально допустимого напряжения. Оба эти параметра закладываются в процессе изготовления ТЭУ.

Выводы

Каскодное управление ТЭУ при помощи низковольтного МОП-транзистора обеспечивает независимость коэффициента блокирования ТЭУ от электрического режима схемы.

Фиксация на заданном уровне потенциалов затворов нескольких последовательно соединенных ТЭУ в процессе их выключения позволяет достичь автоматического выравнивания напряжения на приборах при управлении ими от одного низковольтного МОП-транзистора.

Замена разрядного диода на форсирующий конденсатор создает универсальный ключевой базовый элемент высоковольтного устройства как нижнего, так и верхнего уровней применения.

Путем простого увеличения количества последовательно соединенных ТЭУ в структуре базового элемента при условии фиксации их затворов при выключении формирует требуемый уровень выходного напряжения высоковольтного ключевого устройства.

Последовательное соединение нескольких базовых элементов при условии фиксации их выходных узлов создает многоуровневые высоковольтные ключевые устройства с повышенным качеством выходного напряжения.

Работа выполнена при поддержке РФФИ (проект № 16-07-00355).

Литература

1. **Бардин В., Пивкин А.** Зависимость КПД сварочного инвертора от характеристик тока // *Силовая электроника*. 2012. № 4. С. 51—53.
2. **Тихомиров В.А., Титов В.Г., Хватов С.В.** Технические и экономические аспекты применения регулируемых приводов постоянного и переменного тока // *Труды Нижегородского гос. техн. ун-та им. Р.Е. Алексеева*. 2010. № 4 (83). С. 190—204.
3. **Розанов Ю.К., Воронин П.А., Рывкин С.Е., Чаплыгин Е.Е.** Справочник по силовой электронике. М.: Издательский дом МЭИ, 2014.
4. **Линдер С.** Силовые полупроводниковые приборы. Ч. 1. Основные сведения и область применения // *АВВ Ревю*. 2006. № 4. С. 34—39.
5. **Лазарев С.А.** Применение инверторов напряжения в высоковольтном электроприводе // *Экспозиция Нефть Газ*. 2013. № 1 (26). С. 31—35.
6. **Xigen Zhou, Zhenxue Xu, Huang A.Q., Boroyevich D.** Comparison of High Power IGBT, IGCT and ETO for Pulse Applications // *Proc. Annual Power Electronics Seminar von Center for Power Electronics Syst.* 2002. Pp. 506—510.
7. **Rashid M.H.** *Power Electronics Handbook: Devices, Circuits, and Applications*. Burlington (USA): Butterworth-Heinemann, 2011.
8. **Силкин Д.С., Падеров В.П.** Определение номиналов элементов снабберных цепей для тиристорных в составе инвертора тока для печи индукционной плавки // *Практическая и силовая электроника*. 2014. № 4 (56). С. 12—16.
9. **Bendel J., Li X.** Using «Normally On» JFETs in Power Systems // *Proc. Bodo's Power Syst.* 2015. Pp. 40—43.
10. **Винтрич А., Николаи У., Турски В., Рейман Т.** Проблемы параллельного и последовательного соединения IGBT. Ч. 2. Последовательное включение IGBT // *Силовая электроника*. 2013. № 5. С. 60—64.
11. **Воронин П.А., Воронин И.П., Панфилов Д.И., Духнич Е.М.** Оптимизация статических и динамических параметров мощного составного ключа с полевым управлением // *Известия РАН. Серия «Энергетика»*. 2016. № 4. С. 91—102.

12. **Rahimo M., Kopta A., Linder S.** Novel Enhanced-planar IGBT Technology Rated up to 6.5 kV for Lower Losses and Higher SOA Capability // *Proc. Power Semiconductor Devices and IC's*. 2006. Pp. 1—4.

13. **Пат. № 2268545 РФ.** Полупроводниковое ключевое устройство / О.И. Бономорский, П.А. Воронин // *Бюл. изобрет.* 2006. № 2.

14. **Bendel J.** Cascade Configuration Eases Challenges of Applying SiC JFETs in Switching Inductive Loads // *How2Power Today*. 2014. Pp. 1—9.

15. **Пат. № 143597 РФ.** Многоуровневый инвертор с мягкой коммутацией / Д.И. Панфилов, И.П. Воронин, П.А. Воронин, Д.В. Рожков // *Бюл. изобрет.* 2014. № 21.

16. **Пат. № 168443 РФ.** Высоковольтное ключевое устройство / И.П. Воронин, П.А. Воронин, С.Ю. Кузин // *Бюл. изобрет.* 2017. № 4.

17. **Стаудт И.** Трёхуровневые преобразователи: инструкция по эксплуатации // *Силовая электроника*. 2012. № 1. С. 32—37.

18. **Филатов В.** Двух- и трехуровневые инверторы на IGBT // *Силовая электроника*. 2012. № 4. С. 38—41.

19. **Донской Н., Иванов А., Матисон В., Ушаков И.** Многоуровневые автономные инверторы для электропривода и электроэнергетики // *Силовая электроника*. 2008. № 1. С. 43—46.

20. **Бурдасов Б.К., Нестеров С.А., Федотов Ю.Б.** Преобразователи частоты для электроприводов переменного тока // *Argiori. Серия «Естественные и технические науки»*. 2015. № 4. С. 1—15.

21. **Михеев К.Е., Томасов В.С.** Анализ энергетических показателей многоуровневых полупроводниковых преобразователей систем электропривода // *Науч.-техн. вестник Санкт-Петербургского гос. ун-та информационных технологий, механики и оптики*. 2012. № 1 (77). С. 48—54.

References

1. **Bardin V., Pivkin A.** Zavisimost' KPD Svarochного Invertora ot Kharakteristik Toka. *Silovaya Elektronika*. 2012;4:51—53. (in Russian).
2. **Tikhomirov V.A., Titov V.G., Khvatov S.V.** *Tekhnicheskie i Ekonomicheskie Aspekty Primeneniya Reguliruemyykh Privodov Postoyannogo i Peremennogo Toka*. *Trudy Nizhegorodskogo Gos. Tekhn. Un-ta Im. R.E. Alekseeva*. 2010;4 (83):190—204. (in Russian).
3. **Rozanov Yu.K., Voronin P.A., Ryvkin S.E., Chaplygin E.E.** *Spravochnik po Silovoy Elektronike*. M.: Izdatel'skiy Dom MPEI, 2014. (in Russian).
4. **Linder S.** *Silovye Poluprovodnikovye Pribory*. Ch. 1. *Osnovnye Svedeniya i Oblast' Primeneniya*. *AVV Revyu*. 2006;4:34—39. (in Russian).
5. **Lazarev S.A.** *Primenenie Invertorov Napryazheniya v Vysokovol'tnom Elektroprivode*. *Ekspozitsiya Neft' Gaz*. 2013;1 (26):31—35. (in Russian).
6. **Xigen Zhou, Zhenxue Xu, Huang A.Q., Boroyevich D.** Comparison of High Power IGBT, IGCT and ETO

for Pulse Applications. Proc. Annual Power Electronics Seminar von Center for Power Electronics Syst. 2002: 506—510.

7. **Rashid M.H.** Power Electronics Handbook: Devices, Circuits, and Applications. Burlington (USA): Butterworth-Heinemann, 2011.

8. **Silkin D.S., Paderov V.P.** Opredelenie Nominalov Elementov Snabbernykh Tsepey dlya Tiristorov v Sostave Invertora Toka dlya Pechi Induksionnoy Plavki. Prakticheskaya i Silovaya Elektronika. 2014;4 (56):12—16. (in Russian).

9. **Bendel J., Li X.** Using «Normally On» JFETs in Power Systems. Proc. Bodo's Power Syst. 2015:40—43.

10. **Vintrich A., Nikolai U., Turski V., Reyman T.** Problemy Parallel'nogo i Posledovatel'nogo Soedineniya IGBT. Ch. 2. Posledovatel'noe Vklyuchenie IGBT. Silovaya Elektronika. 2013;5:60—64. (in Russian).

11. **Voronin P.A., Voronin I.P., Panfilov D.I., Dukhnich E.M.** Optimizatsiya Staticheskikh i Dinamicheskikh Parametrov Moshchnogo Sostavnogo Klyucha s Polevym Upravleniem. Izvestiya RAN. Seriya «Energetika». 2016;4:91—102. (in Russian).

12. **Rahimo M., Kopta A., Linder S.** Novel Enhanced-planar IGBT Technology Rated up to 6.5 kV for Lower Losses and Higher SOA Capability. Proc. Power Semiconductor Devices and IC's. 2006:1—4.

13. **Pat № 2268545 RF.** Poluprovodnikovoe Klyuchevoe Ustroystvo / O.I. Bonomorskiy, P.A. Voronin. Byul. Izobret. 2006;2. (in Russian).

14. **Bendel J.** Cascode Configuration Eases Challenges of Applying SiC JFETs in Switching Inductive Loads. How2Power Today. 2014:1—9.

15. **Pat № 143597 RF.** Mnogourovnevyy Invertor s Myagkoy Kommutatsiey / D.I. Panfilov, I.P. Voronin, P.A. Voronin, D.V. Rozhkov. Byul. Izobret. 2014;21. (in Russian).

16. **Pat № 168443 RF.** Vysokovol'tnoe Klyuchevoe Ustroystvo / I.P. Voronin, P.A. Voronin, S.Yu. Kuzin. Byul. Izobret. 2017;4. (in Russian).

17. **Staudt I.** Trekhurovnevy Preobrazovately: Instruktsiya po Ekspluatatsii. Silovaya Elektronika. 2012;1:32—37. (in Russian).

18. **Filatov V.** Dvukh- i Trekhurovnevy Invertory na IGBT. Silovaya Elektronika. 2012;4:38—41. (in Russian).

19. **Donskoy N., Ivanov A., Matison V., Ushakov I.** Mnogourovnevy Avtonomnye Invertory dlya Elektroprivoda i Elektroenergetiki. Silovaya Elektronika. 2008;1: 43—46. (in Russian).

20. **Burdasov B.K., Nesterov S.A., Fedotov Yu.B.** Preobrazovately Chastoty dlya Elektroprivodov Peremennogo Toka. Apriori. Seriya «Estestvennye i Tekhnicheskie Nauki». 2015;4:1—15. (in Russian).

21. **Mikheev K.E., Tomasov V.S.** Analiz Energeticheskikh Pokazateley Mnogourovnevnykh Poluprovodnikovykh Preobrazovateley Sistem Elektroprivoda. Nauch.-tekhn. Vestnik Sankt-Peterburgskogo Gos. Un-ta Informatsonnykh Tekhnologiy, Mekhaniki i Optiki. 2012;1 (77): 48—54. (in Russian).

Сведения об авторах

Воронин Павел Анатольевич — кандидат технических наук, доцент кафедры промышленной электроники НИУ «МЭИ», e-mail: voroninpa@list.ru

Воронин Игорь Павлович — кандидат технических наук, доцент кафедры промышленной электроники НИУ «МЭИ», e-mail: phd.voronin@gmail.com

Духнич Елена Михайловна — аспирантка кафедры промышленной электроники НИУ «МЭИ», e-mail: dukhnichhelen@mail.ru

Information about authors

Voronin Pavel A. — Ph.D. (Techn.), Assistant Professor of Industrial Electronics Dept., NRU MPEI, e-mail: voroninpa@list.ru

Voronin Igor P. — Ph.D. (Techn.), Assistant Professor of Industrial Electronics Dept., NRU MPEI, e-mail: phd.voronin@gmail.com

Dukhnich Elena M. — Ph.D.-student of Industrial Electronics Dept., NRU MPEI, e-mail: dukhnichhelen@mail.ru

Статья поступила в редакцию 25.12.2017